

(12) BREVET D'INVENTION

- (11) N° de publication : **MA 56298 A1**
- (51) Cl. internationale : **H04B 7/185; H04N 7/18; H04N 7/18**
- (43) Date de publication : **31.10.2023**
-
- (21) N° Dépôt : **56298**
- (22) Date de Dépôt : **13.04.2022**
- (71) Demandeur(s) : **Verbindungszentrum der Bildung und Forschung, Azli 340 Premeir étage Marrakech (MA)**
- (72) Inventeur(s) : **Anas SKITI**
- (74) Mandataire : **Badr SKITI**
-
- (54) Titre : **SDR FONCTIONNANT SUR DES PUCES FPGA EN UTILISANT L'ALGORITHME OFDM POUR LES APPLICATIONS DE DRONES**
- (57) Abrégé : La nécessité d'avoir un système capable de faciliter la communication entre un drone et une station au sol a popularisé l'utilisation et du concept du prototypage rapide et des plateformes de radio logicielle (SDR) à base de la carte FPGA. En effet, plusieurs approches basées sur ce concept ont vu le jour en ce qui concerne la technologie de communication OFDM. Toutes ces approches se caractérisent par le gain en temps de développement qu'elles offrent ainsi que leur facilité d'application. Le travail présenté dans cette invention est l'application de la technologie OFDM sur une plateforme SDR en utilisant la carte FPGA. Cette approche de communication est adaptée à l'environnement d'exécution et nous permet de recevoir et de transmettre respectivement des données et des commandes en temps réel avec une très haute qualité.

Abrégé

La nécessité d'avoir un système capable de faciliter la communication entre un drone et une station au sol a popularisé l'utilisation et du concept du prototypage rapide et des plateformes de radio logicielle (SDR) à base de la carte FPGA. En effet, plusieurs approches basées sur ce concept ont vu le jour en ce qui concerne la technologie de communication OFDM. Toutes ces approches se caractérisent par le gain en temps de développement qu'elles offrent ainsi que leur facilité d'application. Le travail présenté dans cette invention est l'application de la technologie OFDM sur une plateforme SDR en utilisant la carte FPGA. Cette approche de communication est adaptée à l'environnement d'exécution et nous permet de recevoir et de transmettre respectivement des données et des commandes en temps réel avec une très haute qualité.

**SDR FONCTIONNANT SUR DES PUCES FPGA EN UTILISANT
L'ALGORITHME OFDM POUR LES APPLICATIONS DE DRONES**

5

DESCRIPTION

Domaine technique :

10 La présente invention concerne un SDR fonctionnant sur des puces FPGA en utilisant l'algorithme OFDM pour les applications de drones. G135616281@taalim.ma

État de la technique antérieur :

15 Les drones sont des aéronefs sans pilote à bord. Ils sont constitués d'un pilote automatique qui leur permet d'exécuter les commandes envoyées depuis une station au sol. Ils ont plus ou moins d'autonomie en fonction de la supervision du pilote au sol. Généralement, ils transportent une charge utile pour capturer des informations dans leur environnement.

20 Leur adaptation dans le secteur des applications civiles est récente et prend la forme de missions de surveillance, de cartographie ou de prise de photos ou de vidéos.

25 Les drones modernes peuvent être de différentes tailles pour leur permettre d'effectuer différents types de missions. Dans ce document, nous ferons principalement référence aux mini-drones. Un mini-drone est équipé d'un ensemble de systèmes micro-électromécaniques comprenant des microprocesseurs, des adaptateurs radio sans fil et des charges utiles généralement limitées en poids et en taille. Cette contrainte peut être un
30 obstacle à la réalisation de missions de longue durée.

Exposé de l'invention :

Une solution alternative à l'obstacle mentionné ci-dessous est le déploiement d'un système performant permettant la mise en œuvre d'une communication entre le drone et la station au sol.

- 5 La mise en place d'une telle structure de communication nécessite la collaboration de plusieurs blocs fonctionnels, à savoir les blocs RF (émetteur et récepteur). Cette collaboration est rendue possible grâce à un algorithme de traitement fiable basé sur la technologie OFDM sous la carte de développement FPGA.
- 10 Cette architecture de communication est adaptée à l'environnement d'exécution et nous permet de recevoir et de transmettre respectivement des données et des commandes en temps réel avec une très haute qualité.

Description du fonctionnement

- 15 Les drones peuvent remplir diverses missions, historiquement dans le cadre d'applications militaires (surveillance de cibles, renseignement, etc.), mais aussi, depuis peu, dans le cadre d'applications civiles (audiovisuel, industrie, agriculture).
- 20 Dans ce rapport, nous nous concentrons exclusivement sur les drones dans le domaine civil, plus précisément dans le domaine de la marine.

Un drone civil dispose de différents capteurs et embarque une charge utile. Ces éléments contribuent à son autonomie et lui
25 permettent de réaliser diverses applications.

Les drones reçoivent des données de contrôle et de commande de la station au sol à une fréquence spécifique. Ils renvoient également à la station sol les informations de configuration concernant les conditions de vol (position, vitesse, etc.) et
30 les données acquises par la charge utile. Ces données permettent à l'opérateur au sol de surveiller le vol et

d'intervenir éventuellement sur le drone en envoyant des commandes. L'architecture de communication proposée est présentée dans la figure 1.

Cette architecture de communication est principalement basée sur trois blocs :

- Le bloc RF qui consiste à émettre ou recevoir des signaux RF par l'intermédiaire de l'antenne.
- Bloc de traitement numérique
- Bloc de contrôle (convertisseur)

10 1. Bloc RF

1.1. Système d'émission

En général, une chaîne de transmission se compose d'une source d'alimentation, d'un oscillateur, d'un modulateur, d'un filtre, d'un amplificateur et d'une antenne pour transmettre des signaux de radiofréquence (RF). Nous allons décrire la partie RF de l'émetteur, où le signal analogique est converti pour être transmis à la fréquence requise, tandis que le traitement du signal numérique est effectué dans la carte de développement FPGA en utilisant la modulation OFDM.

Du point de vue fonctionnel, le signal numérique en bande de base est transmis du FPGA au convertisseur N/A pour être converti en un signal analogique en utilisant une fréquence d'échantillonnage pour obtenir un signal de fréquence intermédiaire (FI). Dans la partie RF qui se compose d'un filtre passe-bande (BPF), d'un mélangeur et d'un oscillateur, le signal en temps continu est multiplié par l'oscillateur dans le mélangeur et nous récupérons le signal avec la fréquence désirée pour la transmission. Le signal indésirable est éliminé à l'aide du filtre passe-bande. Ce signal est amplifié avec l'amplificateur de puissance et ensuite il est

transmis par l'antenne. Le processus complet de la chaîne de transmission est illustré à la figure 2.

1.2. Système de réception

L'architecture du récepteur est présentée à la figure 3. Le processus de réception consiste en un amplificateur à faible bruit (LNA), un filtre passe-bande, un oscillateur local et un mélangeur. Le signal RF analogique est reçu à l'antenne et transmis à travers le LNA, filtré par un filtre passe-bande, puis multiplié par la sortie de l'oscillateur local. Après cette étape, nous obtenons le signal FI et un signal de fréquence indésirable qui est éliminé par le filtre passe-bande en utilisant la technique d'échantillonnage passe-bande et traduit en signal de bande de base qui est la condition du mélangeur numérique. Le signal FI est amplifié par l'amplificateur de puissance, puis il entre dans le convertisseur analogique-numérique où ce signal analogique est converti en signal numérique en utilisant la fréquence d'échantillonnage. Ainsi, après la conversion du signal analogique en signal numérique, il est transmis à la section de traitement du signal numérique (FPGA).

2. Bloc de traitement numérique basé sur l'OFDM

Ce bloc est très important, car il permet de contrôler le débit de données en utilisant des techniques de traitement du signal et de modulation. Tout le traitement du signal sera effectué à l'intérieur du FPGA.

L'OFDM a été considéré pour transférer les données en utilisant différentes techniques de modulation, par exemple (BPSK ; QPSK ; QAM etc.). La figure 4 montre le schéma fonctionnel de l'émetteur et du récepteur dans la section de traitement du signal.

En général, les systèmes OFDM sont basés sur la transformée de Fourier rapide (FFT) et la transformée de Fourier rapide inverse (IFFT). Lors de la transmission, le mélangeur en quadrature reçoit les signaux sous forme de multiplication des signaux en bande de base I et Q avec le même oscillateur local (LO) et un déphasage de 90 degrés est également prévu sur un trajet du LO. Ainsi, les signaux séparés de 90 degrés sont dits orthogonaux entre eux dans le mélangeur en quadrature. Ainsi, nous recevons le signal FI composite faible qui est ensuite traité par le convertisseur numérique-analogique.

La figure 5 montre le flux de traitement OFDM dans l'émetteur.

Dans le récepteur, le signal composite I/Q est mélangé avec l'oscillateur local à la fréquence porteuse dans deux voies, l'une est à zéro degré et la seconde est à 90 degrés de déphasage. Ainsi, ce signal composite est décomposé en composantes de phase I et de quadrature Q qui sont orthogonales entre elles. Le signal est également décimé à l'aide du filtre passe-bas, après la translation de fréquence, pour obtenir un seul échantillon par symbole de signal de sortie.

La figure 6 montre le flux de traitement OFDM dans le récepteur.

3. Bloc de contrôle (convertisseur)

Le but principal de l'utilisation de ce bloc est de convertir les commandes de la télécommande en commandes de la souris pour contrôler la tablette désirée dans le drone.

Ce module est principalement basé sur l'ATMEGA32U4 qui est un microcontrôleur 8-bit AVR RISC de faible puissance d'Atmel, avec 32KB de mémoire de programme flash auto-programmable,

2.5KB SRAM, 1KB EEPROM, un convertisseur A/D 10-bit à 12 canaux, et une interface JTAG pour le débogage sur puce ; un port USB pour connecter ce dispositif avec la tablette ou le système que nous voulons contrôler ainsi que le SBUS pour
5 connecter l'émetteur avec le convertisseur proposé.

La figure 7 montre l'architecture de ce module proposé.

REVENDICATIONS

1. Le système de communication proposé comportant une partie Radiofréquence (RF), bloc de traitement numérique et un bloc de
5 contrôle (Convertisseur).
2. La partie RF selon la revendication 1 caractérisée par deux chaînes de communication, une pour la transmission et l'autre pour la réception.
3. Selon la revendication 2, la chaîne de transmission se compose
10 d'une source d'alimentation, d'un oscillateur, d'un modulateur, d'un filtre, d'un amplificateur et d'une antenne.
4. Selon la revendication 2, la chaîne de réception consiste en un amplificateur à faible bruit (LNA), un filtre passe-bande, un oscillateur local et un mélangeur.
- 15 5. Le bloc de traitement numérique selon la revendication 1, basé sur les performances de la carte FPGA pour contrôler le débit de données en utilisant des techniques de traitement du signal et de modulation, en particulier l'OFDMA.
- 20 6. Le bloc de contrôle (convertisseur) selon la revendication 1 dédié pour convertir les commandes de la télécommande en commandes de la souris pour contrôler la tablette désirée dans le drone.
7. Selon la revendication 6, ce convertisseur est constitué principalement d'un microcontrôleur de la famille AVR
25 (ATMEGA32U4).

DESSINS

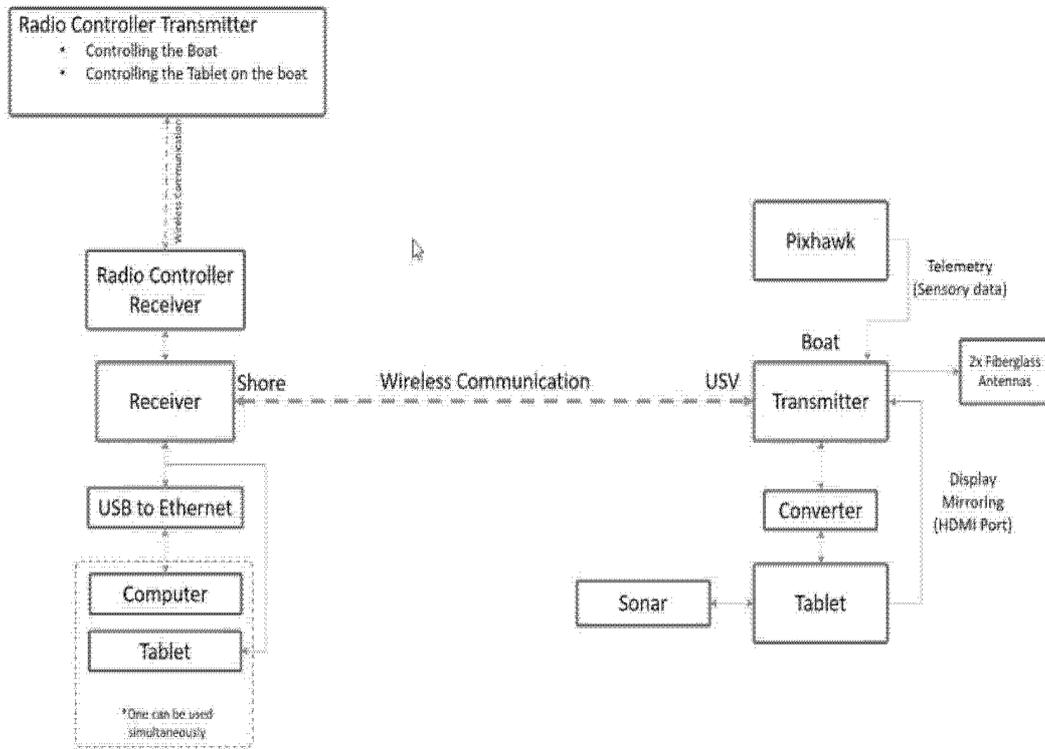


Fig.1 Processus de communication proposé

5

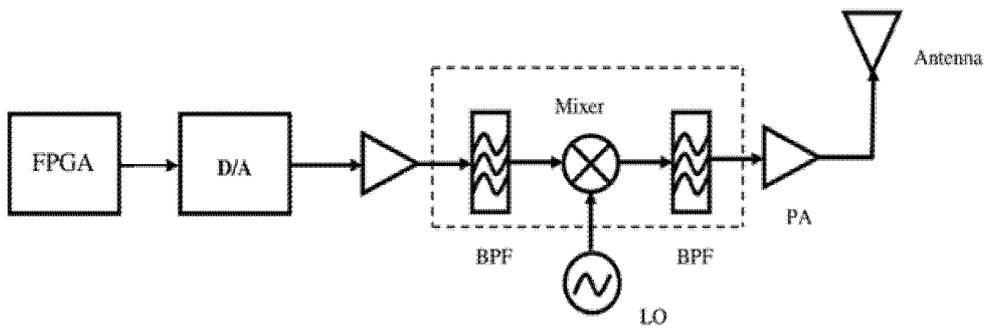


Fig.2 Système de transmission

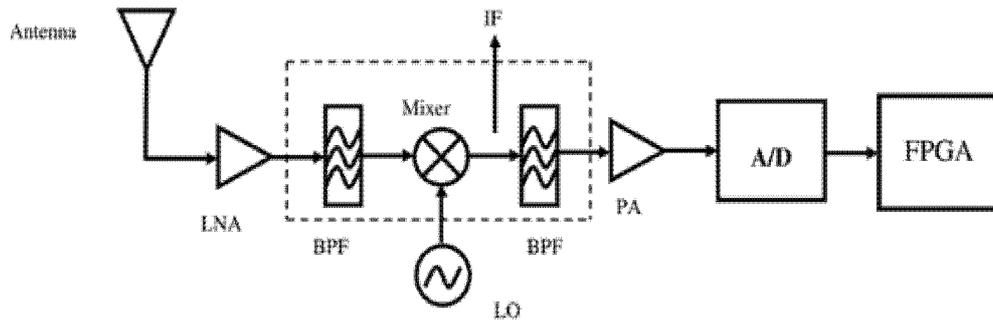


Fig.3 Système de réception

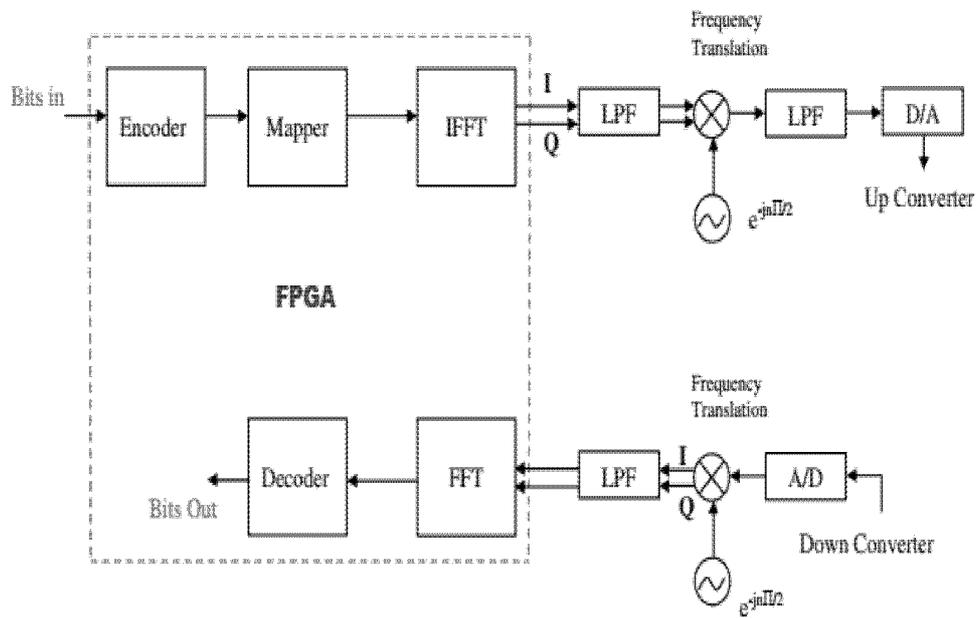


Fig.4 Bloc de traitement

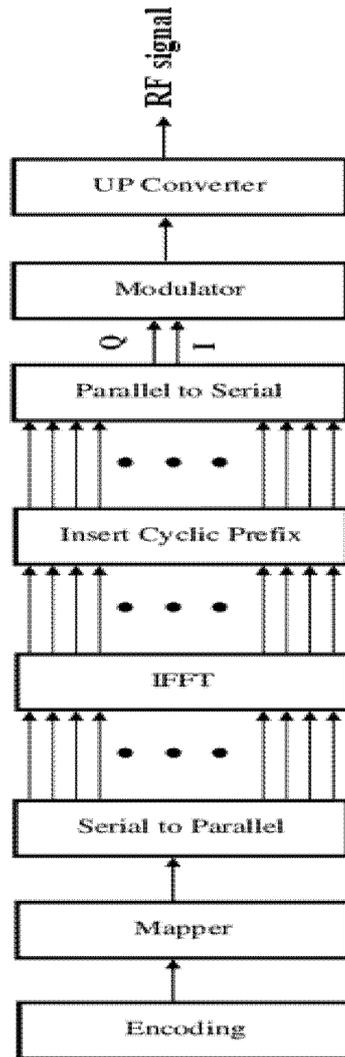


Fig.5 Traitement de l'émetteur OFDM

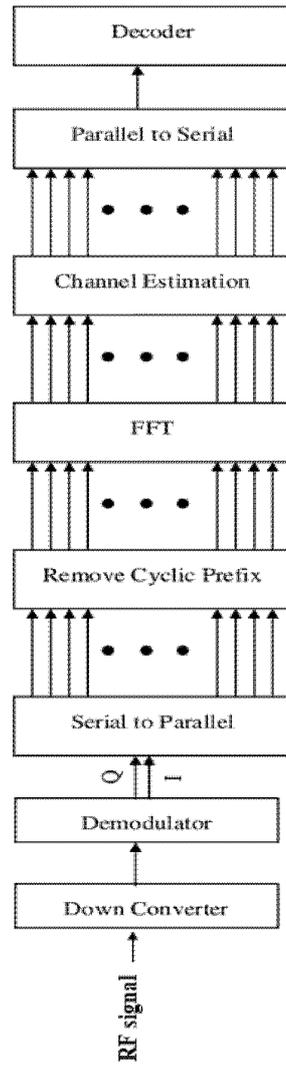


Fig.6 Traitement du récepteur OFDM

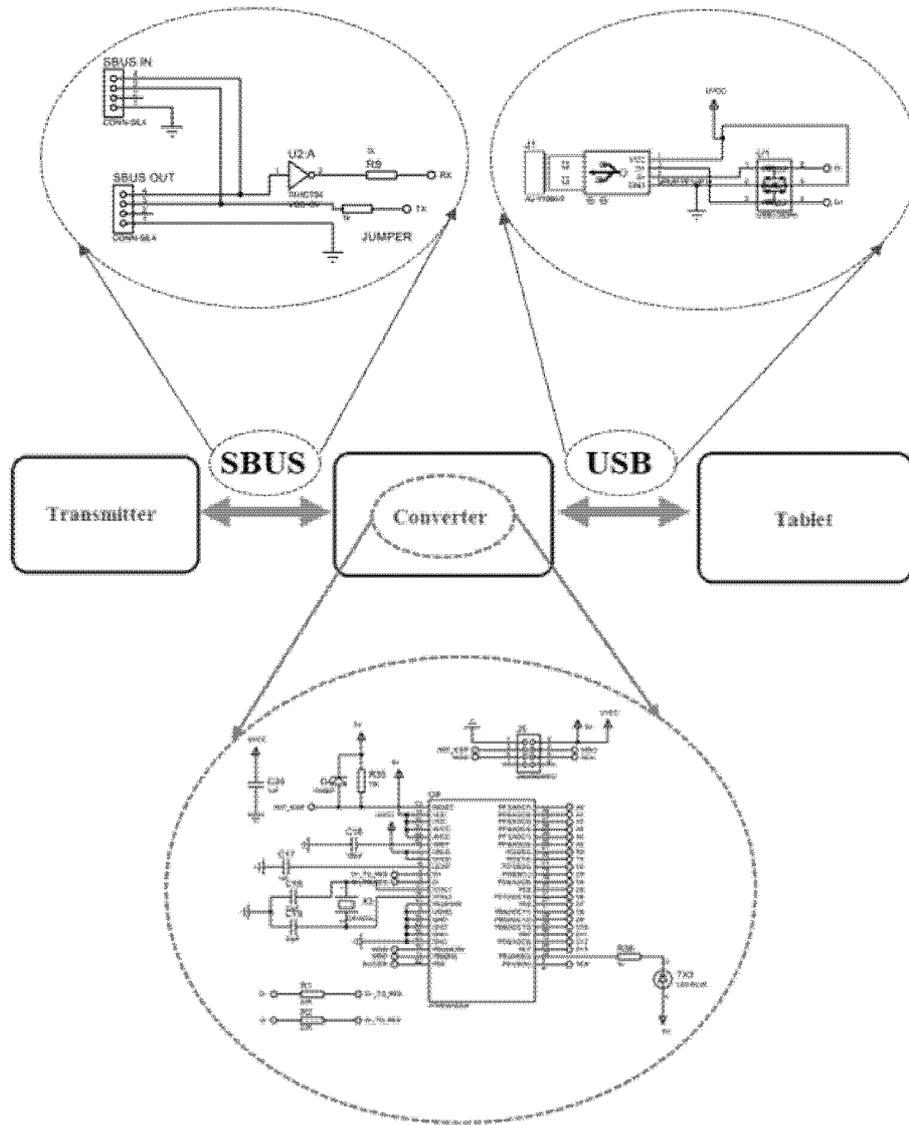


Fig.7 Bloc convertisseur proposé