



(12) BREVET D'INVENTION

(11) N° de publication :
MA 40707 A1

(51) Cl. internationale :
H01L 31/00

(43) Date de publication :
31.01.2019

(21) N° Dépôt :
40707

(22) Date de Dépôt :
21.07.2017

(71) Demandeur(s) :
**UNIVERSITE CADI AYYAD, BOULEVARD PRINCE MY ABDELLAH, B.P. 511
MARRAKECH 40000 (MA)**

(72) Inventeur(s) :
DRISS SOUBANE ; TSUNEYUKI OZAKI ; NATHANIEL QUITORIANO

(74) Mandataire :
ABDELLATIF SOUHEL

(54) Titre : **MEMRISTOR TOTALEMENT COMPATIBLE AVEC LA TECHNOLOGIE CMOS**

(57) Abrégé : Le memristor inventé ici est basé sur la structure MIS (métal-Isolant-Semiconducteur). Il est fabriqué par l'incorporation des nano-cristaux de silicium de différentes tailles obtenus à basse température 550°C dans un diélectrique de l'oxyde de silicium non stoechiométrique. Ce memristor est complètement compatible avec la technologie CMOS (Complementary Metal-Oxide-Semiconductor). Il représente une des approches les plus prometteuses pour prolonger la seconde loi de Gordon Moore. Le memristor se comporte comme une synapse et sa durée de basculations (Switch) entre les différents états est de l'ordre des nanosecondes. Le memristor combine les avantages de la mémoire RAM (Random Access Memory) et ceux de la ROM (Read Only Memory). C'est un dispositif qui permet la transition préliminaire entre l'intelligence artificielle et humaine projetée selon des chercheurs en 2057 l'ère connue sous le nom de 'singularité'.

ABRÉGÉ

Le memristor inventé ici est basé sur la structure MIS (métal-Isolant-Semi-conducteur). Il est fabriqué par l'incorporation des nano-cristaux de silicium de différentes tailles obtenus à basse température 550°C dans un diélectrique de l'oxyde de silicium non stœchiométrique.

Ce memristor est complètement compatible avec la technologie CMOS (Complementary Metal-Oxide-Semiconductor). Il représente une des approches les plus prometteuses pour prolonger la seconde loi de Gordon Moore.

Le memristor se comporte comme une synapse et sa durée de basculations (Switch) entre les différents états est de l'ordre des nanosecondes. Le memristor combine les avantages de la mémoire RAM (Random Access Memory) et ceux de la ROM (Read Only Memory). C'est un dispositif qui permet la transition préliminaire entre l'intelligence artificielle et humaine projetée selon des chercheurs en 2057 l'ère connue sous le nom de 'singularité'.

Memristor Totalemment Compatible avec la Technologie CMOS

DESCRIPTION DE L'INVENTION

L'invention concerne un memristor (figure 1) fabriqué à base des nano-cristaux de silicium (1) encapsulés dans une matrice SiO_{2-x} ($0 < x < 2$) (2) est la couche active (switching medium) sur un substrat en métal et/ou semi-conducteur qui sert en tant qu'électrode arrière (3). Un métal (Al/Pt/Au/ Al-Au), oxyde d'étain dopé Indium ITO (Indium Tin Oxide) , Si fortement dopé n ou p etc. Servent en tant qu'électrodes avant (4).

Problème à résoudre

Générale:

- Stockage de l'informations et temps de les procéder
- Prolonger la 2^e loi de Gordon Moore
- Simulation de la mémoire du cerveau humain (synapse)

Spécifique :

- Introduire, pour la première fois, les nano-cristaux de silicium dans SiO_{2-x} déposés à basse température dans la fabrication des memristors
- Les memristors reportés, ne sont pas totalement compatible avec la technologie CMOS (Complementary Metal-Oxide-Semiconductor)
- Dans la technologie CMOS les hautes températures ne sont pas tolérées. Par contre, ces hautes températures sont nécessaires pour produire, à l'aide des méthodes classiques, des nano-cristaux de silicium encapsulés dans l'oxyde de silicium (Si-ncs@ SiO_{2-x}).
- Le mode de fonctionnement des memristors reportés est basé sur la diffusion d'un métal dans la couche active. Cette diffusion métallique constitue un risque pour les composés électroniques.

- Ce memristor est fabriqué à un budget thermique réduit (**D. Soubane et N. Quitariano, 2015**). C'est un memristor à deux électrodes.
- Ce memristor ne nécessite pas l'étape préliminaire 'forming-step'.
- Ce memristor est unipolaire
- La réponse de ce memristor est indépendante de la nature de(s)/l'électrode(s) utilisée(s) (Au, Al, Pt, ITO ou une combinaison de ces métaux...)

Fonctionnement

Ce memristor est totalement compatible avec la technologie (Complementary Metal-Oxide-Semiconductor) CMOS. Il peut opérer seul ou/et associé avec des dispositifs de la technologie CMOS.

Récemment, la structure Métal- Isolant- Métal des memristives est de plus en plus étudiée (**M.D. Pickett et al. 2011**). Néanmoins, la plus part de ces memristives sont fabriqués à partir des matériaux exotiques par rapport à la technologie CMOS tels que VO_2 , NbO_2 , Ti_2O_3 , HfO_2 , GdO_x , ZrO_2 , SrTiO_3 , Al_2O_3 , MoO_x , WO_3 , Ta_2O_5 , SiO_2 , CuO_x , ZnO . et TiO_2 de la compagnie Hewlett Packard. L'effet Joule reste un enjeu dans ces dispositifs (**J.J. Yang et al. 2010**).

Propriétés de ce memristor

- Le mécanisme de basculement entre les différents états (On- OFF et états intermédiaires) n'entraîne pas la diffusion métallique dans la couche active. Ce qui représente un risque pour les circuits électroniques.
- Sa réponse est indépendante de la nature de l'électrode (Au, Pt, n^+ -Si)
- Le processus complet de la fabrication du memristor, de l'intégration des Si-nCs@SiO_{2-x} dans la structure MIS au fabrication du contact avant se fait à un budget thermique minimum (**D. Hiller et al. 2011; F. Priolo et al. 2014**).
- C'est le premier memristor à base des nano-cristaux de Si encapsulés dans la matrice SiO_{2-x} obtenu au plus faible budget thermique (**D. Soubane et al. 2015**), Il est fabriqué à base de Si et oxyde Si complètement compatible avec la technologie CMOS

C'est un candidat potentiel pour la fabrication des structures hybrides Memristors-CMOS par L'approche Cross-bar (figure 5).

État de l'art et motivation

La technologie de traitement de l'information est en constant recherche afin d'améliorer les mémoires non volatile soit dans leur vitesse de traitement, densité de stockage de l'information ou en réduction de leur consommation d'énergie pour un faible coût de revient (**International Technology Roadmap for Semiconductors (ITRS), 2010**).

Les Memristors ou les nano-memristives sont caractérisés par la variation de leur résistances internes en fonction de courant/ou tension qui leur y sont appliqué. Leur caractéristique courant - Tension I-V est une boucle hystérésis spécifique (boucle 'pinched loop') (**L. Chua, 2011**).

Un memristor typique a une structure Métal-Isolant-Métal (MIM). La couche active est au milieu de deux électrodes métalliques avant et arrière. La nature de la caractéristique I-V du dispositif sert à distinguer deux grandes classes de memristors : bipolaires et unipolaires. La première classe présente généralement l'inconvénient de perte d'énergie par échauffement du dispositif par effet Joule (S. H. Chang et al. 2008, D. Lee et al. 2008). Les memristors à base des oxydes nécessitent une étape préliminaire pour fonctionner appelé 'a forming step' (**R. Waser et al. 2007; R. Waser et al. 2009**)

A ce jour, les différentes mémoires non-volatiles étudiées sont les ferroélectrique RAM ' random Access Memory (Fe-RAM) (**H. Kanaya et al. 2004**), les magnéto-résistifs RAM (M-RAM) (**A.R. Sitaram et al. 2003**), les RAM organiques (O-RAM) (**R. Sezi et al. 2003**) et les RAM à phase variable (P-RAM) (**S. Lai, 2003**).

R-RAM et memristors

En 1971 Leon Chua et dans la même analogie que le condensateur, la bobine et la résistance, a prédit le premier memristor en l'introduisant comme étant le quatrième circuit fondamentale passif (**L. O. Chua, 1971**).

Les transistors unipolaires à effet de champs sont les piliers de la technologie numérique, leur nombre dans un seul microprocesseur ne cesse de doubler chaque année et demi selon la deuxième loi de Gordon Moore. D'ici deux ans et en 2020, on risque de s'approcher de la limite physique de réduction de la taille de la puce à base du silicium massif. Cette limite s'accompagne des problèmes de rétrécissement du canal d'oxyde de silicium, effet Joule en plus du risque de la fuite de l'information à cause de l'incertitude de Heisenberg.

Une nouvelle technologie telle que les nano-memristors à deux électrodes au lieu de trois d'un transistor peut permettre encore d'imprimer un grand nombre de memristor dans une seule puce et atteindre l'échelle atomique (**K. Terabe et al. 2005; D. B. Strukov et al. 2008**).

Design et procédure de réaliser l'invention

1. Fabrication des nano-cristaux de silicium encapsulés dans la matrice de l'oxyde de silicium

Nous avons déposé les nano-cristaux de silicium encapsulés dans une matrice du diélectrique l'oxyde de silicium par la technique du laser pulsé en utilisant le système hybride 'Pulse Master Molecular Beam epitaxial-Pulsed' H-MBE-PLD 400. Et par la suite, nous avons adapté la même approche pour un autre système de dépôt PLD ' Pulsed Laser Déposition' le system IPEX.

Une source Laser KrF excimer ($\lambda = 248$ nm, fluence = 4.4 J/cm², fréquence = 10 Hz) est utilisée. Le système est sous un vide de base = 6×10^{-6} Torr. Le flux de l'oxygène règle la pression partielle dans la zone 10^{-5} - 10^{-3} Torr).

Cette source de laser ablate une cible en rotation de silicium (pureté 99.999%, fourni par Plasmaterials). Nous avons utilisé différents substrats n- Si (100), Si (100) quartz amorphe couvert ITO. Tous les substrats ont subi un traitement préliminaire par une attaque à HF acide fluorure. La température de dépôt est fixée à 550°C (D. Soubane et N. Quitariano, 2015).

2. Réalisation des électrodes avant

Les électrodes avant de nos memristors ont été fabriquées par la technique d'évaporation thermique avec le système Plasmonique EVD 400H, équipé d'une microbalance pour mesurer l'épaisseur des électrodes et la fixer à 230 nm. Lors des dépôts la température mesurée sur le substrat varie entre 25 et 55°C (figure 1).

La Figure 2 montre le comportement I-V caractérisant un memristor typique (hystérésis 'pinched loop'. Le basculement entre les différents états (ON-OFF et intermédiaires) peut être activé par l'application des voltages seuils.

Le fonctionnement du memristor est mis en expérience. Il montre un cycle répétitive de différents états. La figure 3 montre une stabilité et une reproductibilité des basculements entre différents états de résistances. Plusieurs dispositifs ont été testés après six mois et leur comportement demeurent similaires. Les cycles répétitifs sont générés par des pulses de tension afin de basculer entre les différents états des memristors.

Pour la production au large publique, les memristors peuvent être associés avec la technologie CMOS selon deux structures 1T1R (1 transistor +1 Resistor switching) (**A. Chen et al. 2005**) ou en structure cross-bar (figure 4). La structure à deux électrodes des memristors donne un potentiel pour augmenter la capacité de stocker l'information et aller aux Térabits (**H. Jo, T. Chang et al. 2010, J.J. Joshua et al. 2013**).

Références

- A. Chen, S. Haddad, Y.C. Wu, T.N. Fang, Z. Lan et al. IEDM Tech. Dig, 746, 2005
- A.R. Sitaram, D.W. Abraham, C. Aloy, D. Braun, S. Brown et al., VLSI Tech. Dig., 15, 2003
- D. B. Strukov, G. S. Snider, D. R. Stewart and R. Stanley Williams Nature 453, 80-83, 2008
- D. Hiller, S. Goetze, M. Zacharias, J. Appl. Phys. 109, 054308, 2011
- D. Soubane, N. J. Quitariano Nano Technology volume 26 number 29, 2015
- F. Priolo, T. Gregorkiewics, M. Galli, T. F. Krauss Nature Nanotechnology Vol. 9, Jan. 2014
- H. Kanaya, K. Tomioka, T. Matsushita, M. Omura, T. Ozaki et al., VLSI Tech. Dig., 150, 2004
- International Technology Roadmap for Semiconductors (ITRS), 2010 edition
www.itrs.net/links/2010ITRS/Home2010.htm
- J.J. Joshua, D. B. Strukov and D.R. Stewart Nature nanotechnology Vol. 8, Jan. 2013.
- J.J. Yang et al. Appl. Phys. Lett. 97, 2321102, 2010
- K. Terabe, T. Hasegawa, T. Nakayama & M. Aono Quantized conductance atomic switch Nature 433, 47-50, 2005
- L. O. Chua, IEEE Trans. on Circuit Theory 18, 507-519, 1971
- L.Chua Appl. Phys. A 102, 765-783, 2011
- M.D. Pickett, J. Borghetti, J.J. Yang, G. Medeiros-Ribeiro and R.S. Williams Adv. Mater. 23, 1730-1733, 2011
- R. Sezi, A. Walter, R. Engl, A. Maltenberger, J. Schumann et al., IEDM Tech. Dig., 259, 2003
- R. Waser, R. Dittmann, G. Staikov, K. Szot, Adv. Mater.21, 2632, 2009
- R. Waser, M. Aono, Nature Material 6, 833, 2007
- S. H. Jo, T. Chang, I. Ebong, B. B. Bhadviya, P. Mazumder and W. Lu Nano Lett., 10 (4),1297-1301, 2010
- S. Lai, IEDM Tech. Dig., 256, 2003

REVENDEICATIONS/CLAIMS

1- Memristor composé :

- Substrat ③
- Film semi-conducteur ① et isolant ②
- Electrode de commande ④

- 2- Memristor selon la revendication 1, ayant la structure Métal- Isolant- Semi-conducteur, MIS (Metal – Insulator - Semiconductor).
- 3- Memristor selon la revendication 1, dans lequel le dit film semi-conducteur ① est en nano-cristaux de silicium ②.
- 4- Memristor selon la revendication 1, dans lequel le dit film semi-conducteur ① est en nano-cristaux de silicium encapsulés dans une matrice SiO_x ($0 < x < 2$) ②.
- 5- Memristor selon la revendication 1, comprenant en outre une seconde électrode de commande ④ pour appliquer une différence de potentiel.
- 6- Memristor selon la revendication 1, dans lequel les nano-cristaux de silicium ① encapsulés dans la matrice SiO_x ② -qui compose la couche active pour le basculement 'switching'- sont obtenus par une procédure totalement compatible avec la technologie CMOS
- 7- Couche active (switching film) ① dans ② selon la revendication 4, les nano-cristaux de silicium sont obtenus à des températures égale ou inférieure à 550°C
- 8- Couche active (switching film) ① dans ② selon la revendication 4, les nano-cristaux de silicium sont obtenus par une technique physique ou/et à des températures égale ou inférieure à 550°C
- 9- Couche active (switching film) ① dans ② selon la revendication 4, les nano-cristaux de silicium sont obtenus à partir d'un plasma généré par une source laser pulsée nanoseconde.

PLANCHE DE DÉSSINS

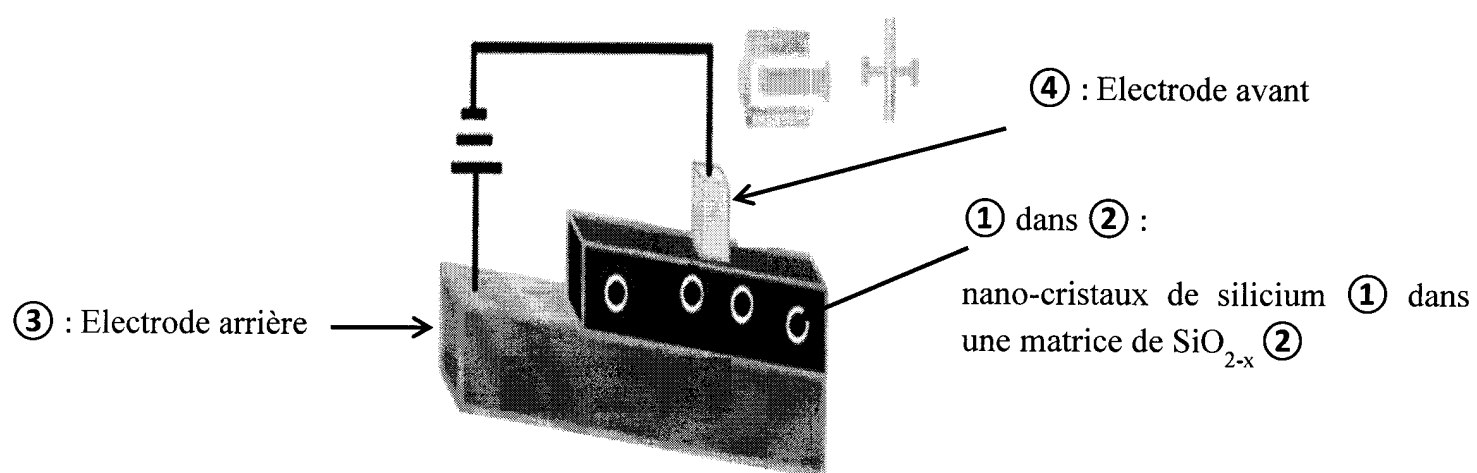


Figure 1 : Schéma du memristor

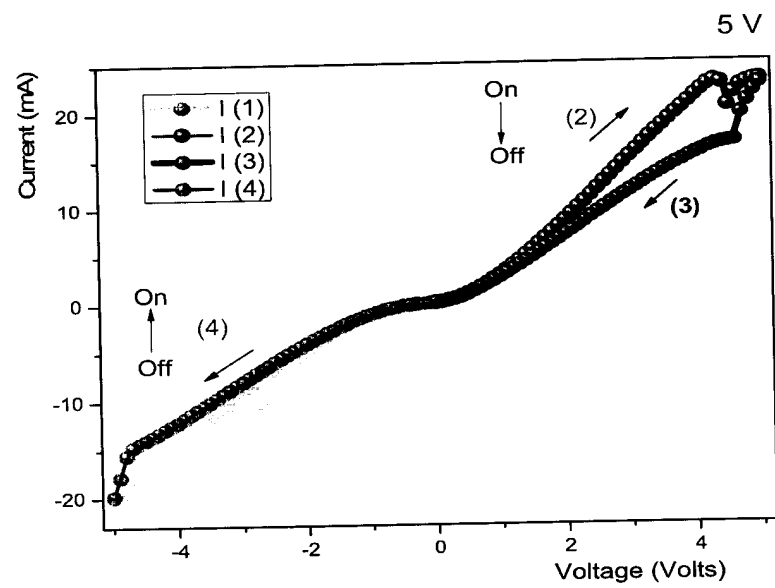


Figure 2 : Caractéristique I-V (pinched) hystérésis I-V du memristor (Au/Si-nnc@SiO₂/n-Si (125 μm*125 μm) set: -4.7 V, reset +4.3 V

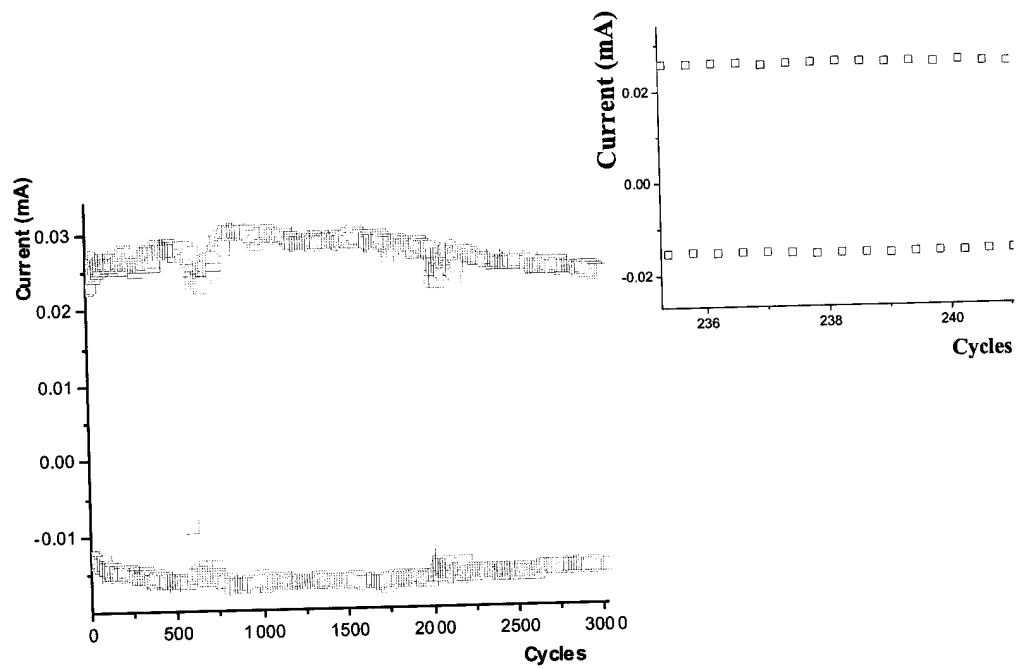


Figure 3: Aspect de mémorisation du memristor- reproductibilité des cycles ON-OFF-

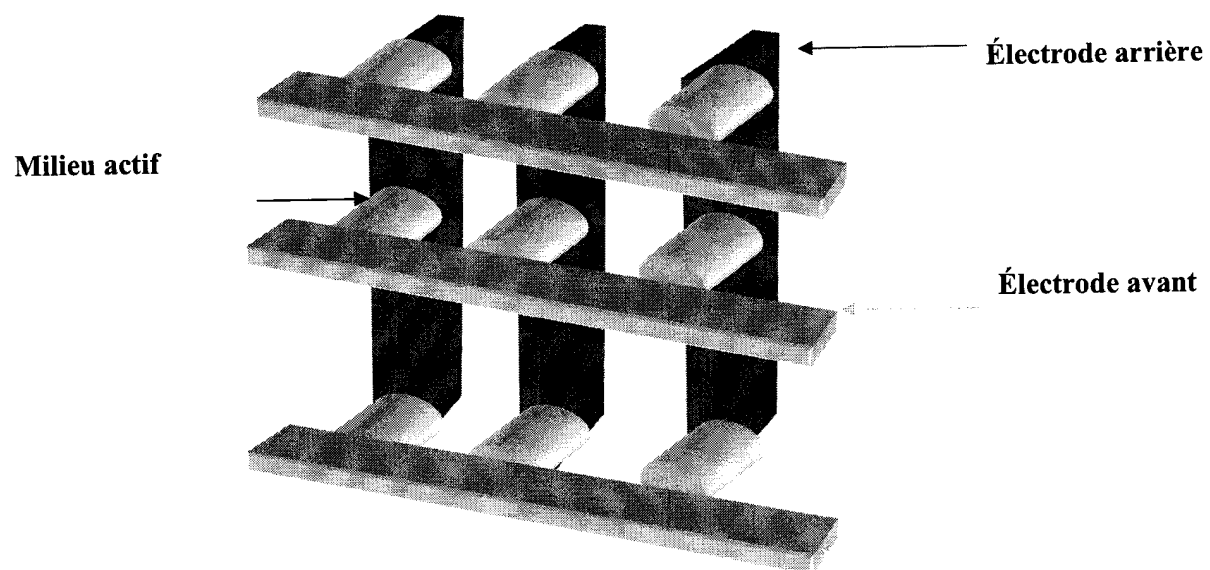


Figure 4 : Prototype de la structure 'cross-bar'

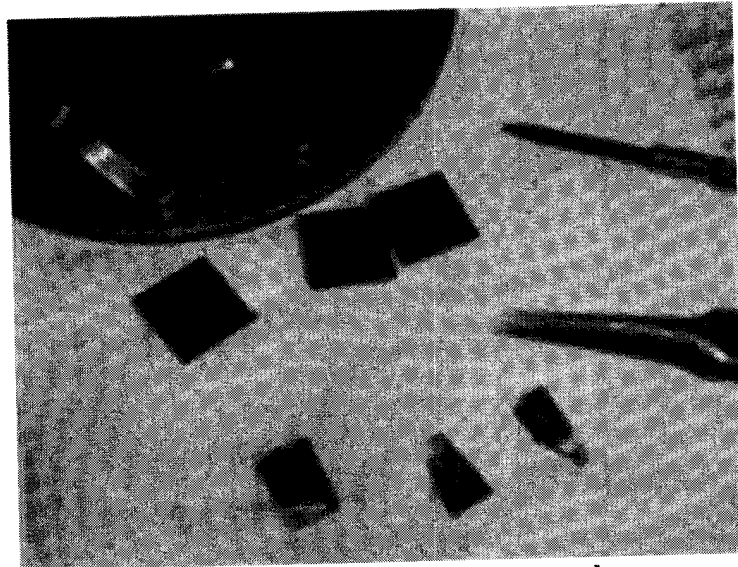


Figure 5: Différent memristors fabriqués sur des substrats de verre couverts de couches d'oxyde d'étain dopé Indium ITO 'Indium Tin Oxide'



**RAPPORT DE RECHERCHE
AVEC OPINION SUR LA BREVETABILITE**
(Conformément aux articles 43 et 43.2 de la loi 17-97 relative à la
protection de la propriété industrielle telle que modifiée et
complétée par la loi 23-13)

Renseignements relatifs à la demande	
N° de la demande : 40707	Date de dépôt : 21/07/2017
Déposant : UNIVERSITE CADI AYYAD	
Intitulé de l'invention : MEMRISTOR TOTALEMENT COMPATIBLE AVEC LA TECHNOLOGIE CMOS	
Le présent document est le rapport de recherche avec opinion sur la brevetabilité établi par l'OMPIC conformément aux articles 43 et 43.2, et notifié au déposant conformément à l'article 43.1 de la loi 17-97 relative à la protection de la propriété industrielle telle que modifiée et complétée par la loi 23-13.	
Les documents brevets cités dans le rapport de recherche sont téléchargeables à partir du site http://worldwide.espacenet.com , et les documents non brevets sont joints au présent document, s'il y en a lieu.	
Le présent rapport contient des indications relatives aux éléments suivants :	
Partie 1 : Considérations générales	
<input checked="" type="checkbox"/> Cadre 1 : Base du présent rapport <input type="checkbox"/> Cadre 2 : Priorité <input type="checkbox"/> Cadre 3 : Titre et/ou Abrégé tel qu'ils sont définitivement arrêtés	
Partie 2 : Rapport de recherche	
Partie 3 : Opinion sur la brevetabilité	
<input type="checkbox"/> Cadre 4 : Remarques de clarté <input checked="" type="checkbox"/> Cadre 5 : Déclaration motivée quant à la Nouveauté, l'Activité Inventive et l'Application Industrielle <input type="checkbox"/> Cadre 6 : Observations à propos de certaines revendications dont aucune recherche significative n'a pu être effectuée <input type="checkbox"/> Cadre 7 : Défaut d'unité d'invention	
Examineur: M. EL KINANI	Date d'établissement du rapport: 10/01/2018
Téléphone: 212 5 22 58 64 14/00	

Partie 1 : Considérations générales		
<i>Cadre 1 : base du présent rapport</i>		
Les pièces suivantes de la demande servent de base à l'établissement du présent rapport :		
<ul style="list-style-type: none"> • <u>Description</u> 6 Pages • <u>Revendications</u> 9 • <u>Planches de dessin</u> 5 Pages 		
Partie 2 : Rapport de recherche		
Classement de l'objet de la demande :		
CIB : H01L47/00		
Bases de données électroniques consultées au cours de la recherche :		
EPOQUE, Orbit		
Catégorie*	Documents cités avec, le cas échéant, l'indication des passages pertinents	N° des revendications visées
X	US20140291602 ; Ucl Business Plc; 02/10/2014	1-9
X	US8592791 ; William Marsh Rice University ; 26/11/2013	1-9
*Catégories spéciales de documents cités :		
<p>-« X » document particulièrement pertinent ; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément</p> <p>-« Y » document particulièrement pertinent ; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier</p> <p>-« A » document définissant l'état général de la technique, non considéré comme particulièrement pertinent</p> <p>-« P » documents intercalaires ; Les documents dont la date de publication est située entre la date de dépôt de la demande examinée et la date de priorité revendiquée ou la priorité la plus ancienne s'il y en a plusieurs</p> <p>-« E » Éventuelles demandes de brevet interférentes. Tout document de brevet ayant une date de dépôt ou de priorité antérieure à la date de dépôt de la demande faisant l'objet de la recherche (et non à la date de priorité), mais publié postérieurement à cette date et dont le contenu constituerait un état de la technique pertinent pour la nouveauté</p>		

Partie 3 : Opinion sur la brevetabilité*Cadre 5 : Déclaration motivée quant à la Nouveauté, l'Activité Inventive et l'Application Industrielle*

Nouveauté (N)	Revendications aucune Revendications 1-9	Oui Non
Activité inventive (AI)	Revendications aucune Revendications 1-9	Oui Non
Possibilité d'application Industrielle (PAI)	Revendications 1-9 Revendications aucune	Oui Non

Il est fait référence aux documents suivants. Les numéros d'ordre qui leur sont attribués ci-après seront utilisés dans toute la suite de la procédure

D1 : US20140291602

D2 : US8592791

1. Nouveauté (N) et Activité inventive (AI) :

Le document D1 (abrégé, paragr. [0008]) divulgue un memristor composé d'un substrat, un film semi-conducteur et isolant et une électrode de commande. D'où l'objet de la revendication indépendante 1 n'est pas nouveau au sens de l'article 26 de la loi 17-97 telle que modifiée et complétée par la loi 23-13.

Le memristor de D1 pouvant en outre avoir une structure Métal- Isolant- Semi- conducteur (paragr. [0039]).

Le memristor de D1 est tel que le dit film semi-conducteur est en nano-cristaux de silicium encapsulés dans une matrice SiO_x ($0 < x < 2$) (paragr. [0028]). De plus, les nano-cristaux de silicium encapsulés dans la matrice SiO_x qui compose la couche active pour le basculement sont obtenus par une procédure totalement compatible avec la technologie CMOS (paragr. [0028], [0034], [0035], [0044]) et sont obtenus à des températures égales à 500° (paragr. [56], [59]) à partir d'un plasma généré par une source laser pulsée (paragr. [0037]).

Le document D2 divulgue également toutes les caractéristiques techniques des revendications 1-9.

D'où l'objet des revendications 2-9 n'est pas nouveau au sens de l'article 26 de la loi 17-97 telle que modifiée et complétée par la loi 23-13.

L'objet des revendications 1-9 n'est pas considéré comme impliquant une activité inventive au sens de l'article 28 de la loi 17-97 telle que modifiée et complétée par la loi 23-13.

2. Possibilité d'application industrielle (PAI) :

L'objet de la présente invention est susceptible d'application industrielle au sens de l'article 29 de la loi 17-97 telle que modifiée et complétée par la loi 23-13, parce qu'il présente une utilité déterminée, probante et crédible.