ROYAUME DU MAROC

OFFICE MAROCAIN DE LA PROPRIETE INDUSTRIELLE ET COMMERCIALE
---

(19)

المملكة المغربية

المكتب المغربي للملكية الصناعية و التجارية
---

(12) BREVET D'INVENTION

(11) N° de publication :
MA 24979 A1

(51) Cl. internationale :
H01L 27/00

(43) Date de publication :
01.04.2000

(21) N° Dépôt :
25772

(22) Date de Dépôt :
16.09.1999

(30) Données de Priorité :
17.09.1998 ES P9801954

(71) Demandeur(s) :
TELEFONICA S.A., Gran Via 28 28013 Madrid (ES)

(72) Inventeur(s) :
CONESA LAREO JOSE ; PENA MELIAN JESUS ; CALVO TORRE FERMIN

(74) Mandataire :
CABINET CHARDY

(54) Titre : **CIRCUIT INTEGRE POUR L'INTERFACE D'ACCES AU RESEAU TELEPHONIQUE LOCAL**

(57) Abrégé : CIRCUIT INTÉGRÉ POUR L'INTERFACE D'ACCÈS AU RÉSEAU TÉLÉPHONIQUE LOCAL, DE TYPE NUMÉRIQUE , POUR SON APPLICATION À DES SYSTÈMES TÉLÉPHONIQUES DE COMMUTATION, UTILISABLE COMME ÉLÉMENT INTERMÉDIAIRE ENTRE LES MODULES EXTÉRIEURS ET LE RÉSEAU LOCAL INTERNE AU SYSTÈME, STRUCTURÉ DE FAÇON À COMPORTER UN CONTRÔLE CENTRAL POUR L'EXÉCUTION DE TÂCHES INTERNES ET LE CONTRÔLE DE L'ACCÈS AU BUS INTERNE AU CIRCUIT, UN CONTRÔLEUR D'ACCÈS AU BUS EXTERNE, DEUX TRANSMETTEURS STATISTIQUES, CHARGÉS D'ENVOYER DES TRAMES AU RÉSEAU LOCAL PAR INDICATION DU CONTRÔLE CENTRAL, DEUX RÉCEPTEURS STATISTIQUES POUR RECEVOIR DES TRAMES DU RÉSEAU LOCAL ET LES STOCKER DANS UNE MÉMOIRE EXTERNE ET UNE MATRICE DE COMMUTATION PCM EN INTERCOMMUNICATION AVEC LE CONTRÔLE CENTRAL QUANT AUX COMMANDES ET AUX RÉPONSES.

BI 24974

25772

M E M O I R E D E S C R I P T I F

D'U N E D E M A N D E D E

B R E V E T D'I N V E N T I O N

La Sté.dite : TELEFONICA, S.A.

" CIRCUIT INTÉGRÉ POUR L'INTERFACE D'ACCÈS AU RÉSEAU TÉLÉPHONIQUE LOCAL."

BI 24 979
1 - AVR 2000

CIRCUIT INTÉGRÉ POUR L'INTERFACE D'ACCÈS AU RÉSEAU TÉLÉPHONIQUE LOCAL

A B R É G É

Circuit intégré pour l'interface d'accès au réseau téléphonique local, de type numérique, pour son application à des systèmes téléphoniques de commutation, utilisable comme élément intermédiaire entre les modules extérieurs et le réseau local interne au système, structuré de façon à comporter un contrôle central (1) pour l'exécution de tâches internes et le contrôle de l'accès au bus (7) interne au circuit, un contrôleur (2) d'accès au bus (6) externe, deux transmetteurs (3) statistiques, chargés d'envoyer des trames au réseau local par indication du contrôle central (1), deux récepteurs (4) statistiques pour recevoir des trames du réseau local et les stocker dans une mémoire externe et une matrice (5) de commutation PCM en intercommunication avec le contrôle central (1)quant aux commandes et aux réponses.

P.V. 25772

Huitième et dernière feuille

Rabat, le 16-09-1999

CIRCUIT INTÉGRÉ POUR L'INTERFACE D'ACCÈS AU RÉSEAU TÉLÉPHONIQUE LOCAL

DESCRIPTION

Objet de l'invention

La présente invention se réfère à un circuit intégré pour l'interface d'accès au réseau téléphonique local. Plus particulièrement, l'invention met au point un circuit intégré, numérique, susceptible d'être appliqué comme interface d'accès au réseau local, des modules constituant un système téléphonique de commutation.

Le champ d'application de l'invention est compris dans le domaine des communications et plus précisément, dans celui des contrôleurs de communications intégrés dans des systèmes de commutation téléphoniques.

Antécédents de l'invention

Les contrôleurs de communications, intégrés dans des systèmes de commutation téléphoniques, connus à l'heure actuelle, présentent comme caractéristique les différenciant, le fait qu'ils ont été conçus et structurés pour gérer soit des liaisons de type statistique, soit des liaisons de type PCM, mais en aucun cas, pour effectuer les deux tâches conjointement.

La situation pratique la plus favorable consisterait à pouvoir disposer d'un dispositif contrôleur de communications pour son intégration dans un système de commutation téléphonique, qui soit capable de mettre au point les fonctions découlant des deux types de liaisons, avec tous les avantages que cela suppose. Jusqu'à présent, l'on n'a pas connaissance de l'existence d'un contrôleur réunissant les deux caractéristiques que nous venons de

commenter.

Par conséquent, l'objet principal de la présente invention consiste précisément à mettre au point un circuit intégré dont l'architecture interne a été structurée de façon à comporter les éléments nécessaires à la mise en place conjointe des deux fonctions.

Sommaire de l'invention

Le circuit intégré préconisé par l'invention consiste en un circuit numérique, habilité à servir de moyen d'interface d'accès à un réseau local (par exemple, de type ETHERNET), pour les modules appartenant à un système de commutation téléphonique. Ledit réseau local est configuré en fonction des caractéristiques suivantes : il possède une topologie en bus, il est à transmission asynchrone, il dispose d'un système d'accès multiple avec résolution de collision, avec contrôle de liaison HDLC et avec double bit d'insertion pour l'adaptation du synchronisme interne.

Par conséquent, le circuit intégré ainsi défini constitue un élément intermédiaire entre les modules extérieurs à ce dernier et le réseau local interne au système. Le circuit intégré de l'invention, d'après sa conception, comporte les éléments suivants :

- 1 contrôle central,
- 1 contrôleur d'accès au bus externe,
- 2 transmetteurs statistiques,
- 2 récepteurs statistiques,
- 1 matrice de commutation PCM.

Chacun de ces éléments remplit une fonction prédéterminée, comme on l'explique ci-après. En effet, le contrôleur central est chargé d'exécuter les tâches

internes au circuit, ces dernières pouvant être ordonnées soit par des modules internes au circuit, soit par les éléments restants internes au circuit ; de plus, le contrôleur est chargé de gérer l'accès au bus interne du circuit intégré. Pour ce qui est du contrôleur d'accès au bus externe, il est chargé de gérer l'accès ordonné à ce bus par les éléments appartenant au circuit et par les modules extérieurs à ce dernier. Par ailleurs, les deux transmetteurs statistiques sont chargés d'envoyer des trames (stockées dans des mémoires externes) vers le réseau local, après la réception de l'ordre pertinent depuis le contrôle central précédemment cité. Les récepteurs statistiques sont chargés, à l'inverse des transmetteurs, de recevoir des trames en provenance du réseau local et de les stocker dans des mémoires externes obtenues sur demande au contrôle central déjà cité. Enfin, la matrice de commutation PCM est composée par trois connexions PCM, dont deux sont connectées au réseau local et la troisième à un module externe au circuit.

Brève description des dessins

D'autres caractéristiques et avantages de l'invention seront mis en relief à partir de la description détaillée suivante d'une réalisation préférentielle de l'invention, prise à titre d'illustration et non à titre limitatif, en référence aux dessins ci-joints sur lesquels :

La figure 1 ou figure unique montre un schéma d'un diagramme de blocs du circuit intégré de la présente invention.

Description d'une réalisation préférentielle

Comme on l'a indiqué précédemment, la description détaillée de la réalisation préférentielle va se faire en tenant compte de l'exemple de la figure 1 des dessins, sur

le diagramme de laquelle l'on montre de façon schématique, l'architecture interne du circuit mis au point par la présente invention. C'est ainsi qu'apparaît un contrôleur central (1), un contrôleur (2) d'accès au bus externe, deux transmetteurs (3) statistiques, deux récepteurs (4) statistiques et une matrice (5) de commutation PCM, tous ces éléments étant connectés entre eux au moyen de bus et de lignes d'assemblage appropriés. D'après ce que l'on indiqué précédemment, le circuit intégré a été conçu pour travailler sur des réseaux locaux prédéterminés, de préférence de type ETHERNET (topologie en bus et mode synchrone), appartenant à des systèmes téléphoniques de commutation et de sorte que le circuit en question constitue l'interface d'accès aux réseaux locaux internes desdits systèmes, au moyen de la technique d'accès multiple avec résolution de collision et double bit d'insertion, afin de d'exécuter l'adaptation des trames au synchronisme interne.

De plus, le circuit dispose de deux bus clairement différenciés, comme on peut le constater sur la même figure 1 que nous avons commentée, référencés sous les numéros (6, 7) ; le bus (6) est géré par le contrôleur (2) d'accès, tandis que l'autre bus (7), constituant le bus interne au circuit, est géré par le contrôleur central (1).

L'élément (1) de contrôle central exécute les tâches internes au circuit et contrôle l'accès ordonné au bus (7) interne des éléments appartenant à ce dernier. De telles tâches peuvent être ordonnées soit par les modules externes au circuit, soit par les éléments intérieurs à ce dernier. Le contrôle central (1) est, de préférence, de type microprogrammé, stocké dans une mémoire interne ROM consacrée. Parmi les tâches qu'il exécute, l'on trouve les tâches de transmission de trames, l'attribution de canaux PCM, la configuration de liaisons, la demande de buffers et d'autres tâches similaires.

De son côté, le contrôleur (2) d'accès au bus (6) externe, exerce la fonction de gestion de l'accès ordonné à ce bus, aussi bien des éléments internes que des éléments externes.

Les transmetteurs (3) statistiques remplissent la fonction d'envoi de trames vers le réseau local, après la réception de l'ordre obligatoire de transmission à partir du contrôle central. Les contenus à transmettre sont extraits d'une mémoire externe de communications, supervisés et, en fonction de l'état de liaison, envoyés vers le réseau local, stockant les statistiques de transmission dans une aire de stockage externe obtenue par le contrôle central (1). De préférence, ces transmetteurs accèdent au réseau local avec des niveaux TTL, en collecteur ouvert, à une vitesse prédéterminée (par exemple, à 2 048 Kbits/s), par une méthode d'accès multiple avec résolution de collision et avec double bit d'insertion pour adapter la trame au synchronisme interne.

Les récepteurs (4) statistiques reçoivent les trames en provenance du réseau local, en enregistrant les contenus dans des aires d'une mémoire externe de communications que l'on obtient par le contrôle central (1). Le récepteur (4) sonde la ligne jusqu'à la détection de commencement de trame, exécute la supervision des trames et génère des statistiques relatives à la réception, en les stockant dans une aire de stockage externe. Il procède à la connexion au réseau local de préférence avec des niveaux TTL à une vitesse prédéterminée (par exemple, à 2 048 Kbits/s), en synchronie avec l'horloge de temps.

La matrice (5) de commutation PCM est en intercommunication, au niveau des commandes et des réponses, avec le contrôleur central (1) et dispose de

trois liaisons PCM, dont deux sont connectées au réseau local et la troisième à une unité externe au circuit. Parmi les fonctions qu'elle exerce, l'on trouve celles de commutation de canaux de liaisons entrantes vers des liaisons sortantes, la mise de n'importe quel canal en « collecteur ouvert », la lecture du contenu de n'importe quel canal et d'autres fonctions de nature similaire.

L'on vient de décrire une réalisation préférentielle de l'objet de la présente invention, suffisamment pour qu'un expert en la matière puisse comprendre sa portée et les avantages qui en découlent, ainsi que pour exécuter la réalisation pratique de son objet.

Néanmoins, puisqu'il s'agit seulement d'une forme de réalisation préférentielle, il est clair que l'on pourra apporter à son caractère essentiel de multiples variations de détail, également protégées, sans que cela suppose de s'éloigner du contenu de l'invention, limité uniquement par la portée des revendications suivantes.

REVENDICATIONS

1.- Circuit intégré pour l'interface d'accès au réseau téléphonique, en particulier de type numérique, appartenant à des systèmes téléphoniques de commutation, destiné à effectuer le contrôle des communications entre les modules appartenant au système au moyen de son propre réseau local interne, en introduisant conjointement des liaisons statistiques entrantes/sortantes et des liaisons de type PCM, qui se caractérise par le fait que son architecture interne a été structurée de façon à introduire un ensemble d'éléments consistant, de préférence, en un contrôle central (1), un contrôleur (2) d'accès au bus externe, deux transmetteurs (3) statistiques, deux récepteurs (4) statistiques et une matrice (5) de commutation PCM, convenablement interconnectés entre eux, ainsi qu'un bus (6) externe géré par le contrôleur (2) d'accès et un bus (7) interne au circuit, géré par le contrôle central (1) mentionné.

2.- Circuit intégré d'après la revendication 1, caractérisé par le fait qu'il est associé à un réseau aux caractéristiques prédéterminées (par exemple, de type ETHERNET), avec topologie en bus, transmission asynchrone et double bit d'insertion pour adaptation du synchronisme interne, dans lequel ledit contrôle central (1), microprogrammé, exécute des tâches internes du circuit et le contrôle d'accès au bus (7) interne ; ce contrôleur (2) d'accès au bus externe remplit le rôle de gestion de l'accès ordonné audit bus ; les transmetteurs (3) statistiques envoient des trames vers le réseau local par indication du contrôle central (1) ; les récepteurs (4) statistiques reçoivent des trames depuis le réseau local et les stockent dans une mémoire externe obtenue au moyen du contrôle central (1) et la matrice (5) à commutation PCM est en intercommunication, au niveau de commande et de réponse, avec le contrôle central (1).

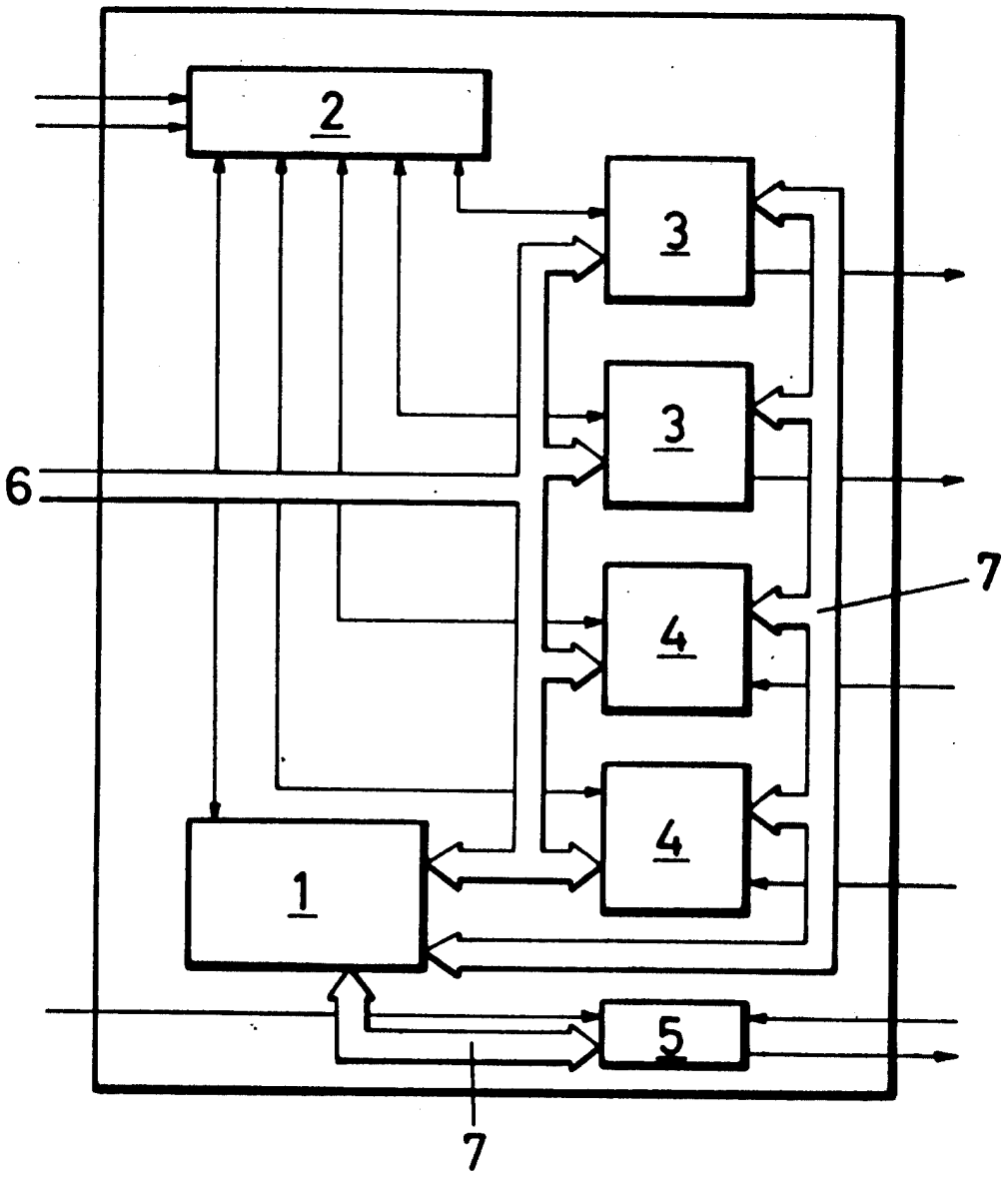

FIG.1